

1/5/3

Derwent WPI

(c) 2007 The Thomson Corporation. All rights reserved.

0010309781 *Drawing available*

WPI Acc no: 2000-623881/200060

XRPX Acc No: N2000-462687

**RAKE receiver for code-division multiple access system, generates delay profile based on which predetermined weighing process is performed to obtain effective data path**

Patent Assignee: SANYO ELECTRIC CO LTD (SAOL)

Inventor: KATO S

Patent Family ( 1 patents, 1 countries )

Patent Number	Kind	Date	Application Number	Kind	Date	Update	Type
JP 2000252955	A	20000914	JP 199954629	A	19990302	200060	B

Priority Applications (no., kind, date): JP 199954629 A 19990302

Patent Details

Patent Number	Kind	Lan	Pgs	Draw	Filing Notes
JP 2000252955	A	JA	14	15	

### Alerting Abstract JP A

**NOVELTY** - The delay profile is generated based on received input signal. The effective data path is detected after predetermined weighting process which is performed based on correlation electric power value detected beforehand and generated delay profile.

**DESCRIPTION** - An INDEPENDENT CLAIM is also included for receiving procedure.

**USE** - For code-division multiple access system used for telephone system.

**ADVANTAGE** - By calculating effective data path based on correlation electric power value detected beforehand, the frequency of path switching is reduced.

**DESCRIPTION OF DRAWINGS** - The figure shows block diagram of rake receiver.

**Title Terms /Index Terms/Additional Words:** RAKE; RECEIVE; CODE; DIVIDE; MULTIPLE; ACCESS; SYSTEM; GENERATE; DELAY; PROFILE; BASED; PREDETERMINED; WEIGH; PROCESS; PERFORMANCE; OBTAIN; EFFECT; DATA; PATH

### Class Codes

International Patent Classification

IPC	Class	Level	Scope	Position	Status	Version	Date
H04J-0013/04	A	I	F	R	20060101		
H04J-0013/02	C	I	F	R	20060101		

File Segment: EPI;

DWPI Class: W02

Manual Codes (EPI/S-X): W02-K08

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-252955  
(P2000-252955A)

(43)公開日 平成12年9月14日 (2000.9.14)

(51)Int.Cl.<sup>7</sup>

H 04 J 13/04

識別記号

F I

テ-マコ-ト(参考)

H 04 J 13/00

G 5 K 02 2

審査請求 未請求 請求項の数7 O L (全14頁)

(21)出願番号 特願平11-54629

(71)出願人 000001889

三洋電機株式会社

(22)出願日 平成11年3月2日(1999.3.2)

大阪府守口市京阪本通2丁目5番5号

(72)発明者 加藤 清二

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

(74)代理人 100074022

弁理士 長屋 文雄 (外1名)

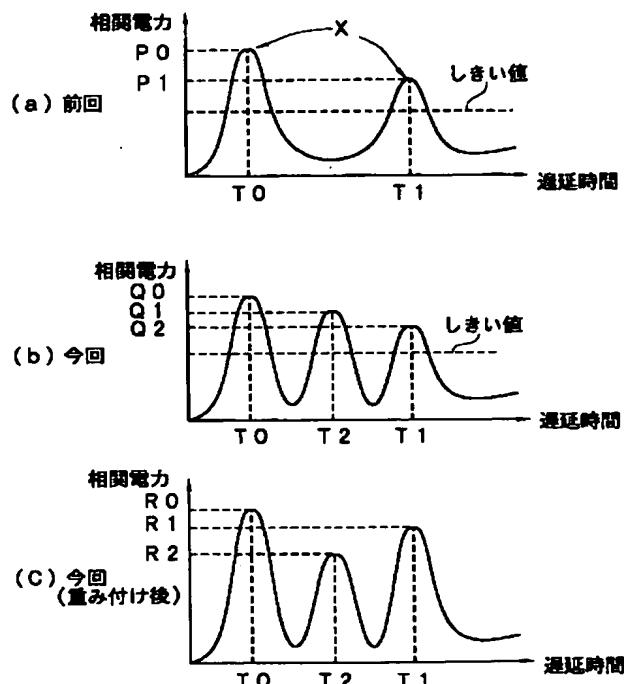
Fターム(参考) 5K022 EE02 EE32 EE35

(54)【発明の名称】 受信装置及び受信方法

(57)【要約】

【課題】 拡散符号によりスペクトラム拡散された信号を受信する受信装置や受信方法であって、パスの切替え回数を低減して、切替え時に発生する計算ロスを減少することができ、また、コリレータが未使用状態となる時間をできるだけ短くすることができる受信装置や受信方法を提供する。

【解決手段】 有効パスの検出に際して、前回の相関電力値に基づき重み付け処理を行う。つまり、「前回」において有効パスとして検出されたタイミング  $T_0$  と  $T_1$  の相関電力値に所定の重み付け係数を乗算した値を「今回」の同じタイミングの相関電力値に加算して、重み付け後の遅延プロファイルを生成する。この重み付け後の遅延プロファイルに基づき有効パスを検出する。また、コリレータへの割当て候補とされたパスで、いずれのコリレータにも割当てできなかつた場合には、次回の有効パスの検出までの時間を短くして、コリレータの未使用時間を短くする。



## 【特許請求の範囲】

【請求項1】 拡散符号によりスペクトラム拡散された信号を受信する受信装置であって、

受信信号に基づき生成された遅延プロファイルに対して、前回の有効パス検出で得られたデータに基づき所定の重み付け処理を行って有効パスを検出することを特徴とする受信装置。

【請求項2】 拡散符号によりスペクトラム拡散された信号を受信する受信装置であって、

受信信号に基づき遅延プロファイルを生成する遅延プロファイル生成部と、

前回の有効パスの検出に際して検出されたパスのタイミング情報と該タイミング情報における相関電力値情報を記憶する記憶部と、

該遅延プロファイル生成部で生成された遅延プロファイルに対して、上記記憶部に記憶されたタイミング情報と相関電力値情報とに基づき、重み付け処理を行った上で有効パスの検出を行うとともに、検出された有効パスについて上記遅延プロファイルにおけるタイミング情報と相関電力値情報を上記記憶部に記憶する有効パス検出部と、を有することを特徴とする受信装置。

【請求項3】 上記重み付け処理に際して、上記前回において有効パスとして検出されたパスについての相関電力値に所定の重み付け係数を乗算した値を、今回生成された遅延プロファイルにおける該パスのタイミングの相関電力値に加算することにより、該タイミングについて重み付け後の相関電力値を算出することを特徴とする請求項1又は2に記載の受信装置。

【請求項4】 上記受信装置には複数のコリレータが設けられているとともに、遅延プロファイルに基づき所定周期で有効パスの検出が行われて、検出された有効パスの各コリレータへの割当て処理が行われ、該割当て処理に際して、少なくともいずれかの有効パスをいずれのコリレータにも割当てできなかった場合に、次回の有効パス検出までの時間を上記所定周期よりも短くすることを特徴とする請求項1又は2又は3に記載の受信装置。

【請求項5】 拡散符号によりスペクトラム拡散された信号を受信する受信装置で、複数のコリレータを有する受信装置であって、

受信信号に基づき遅延プロファイルを生成する遅延プロファイル生成部と、

該遅延プロファイルに基づき所定周期で有効パスの検出を行い、検出された有効パスについて各コリレータへの割当て処理を行う有効パス検出部であって、該割当て処理に際して、少なくともいずれかの有効パスをいずれのコリレータにも割当てできなかった場合に、次回の有効パス検出までの時間を上記所定周期よりも短くする有効パス検出部と、を有することを特徴とする受信装置。

【請求項6】 拡散符号によりスペクトラム拡散された信号を受信する受信方法であって、

前回の有効パスの検出に際して検出されたパスのタイミング情報と該タイミング情報における相関電力値情報を一旦記憶する記憶工程と、

受信信号に基づき生成された遅延プロファイルに対して、上記記憶部に記憶されたタイミング情報と相関電力値情報を基づき、重み付け処理を行う重み付け工程と、

該重み付け工程により得られたデータに従い、有効パスの検出を行う有効パス検出工程と、を有することを特徴とする受信方法。

【請求項7】 拡散符号によりスペクトラム拡散された信号を受信する受信方法であって、

受信信号に基づき生成された遅延プロファイルに基づき、所定周期で有効パスの検出を行う有効パス検出工程と、

検出された有効パスについて、いずれかのコリレータに割当て処理を行う割当て工程と、

該割当て工程において、少なくともいずれかの有効パスがいずれのコリレータにも割当てできなかった場合に

は、次回の有効パス検出までの時間を上記所定周期よりも短くする検出タイミングスライド工程と、を有することを特徴とする受信方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、直接スペクトル拡散による符号分割多元接続方式 (CDMA : Code Division Multiple Access) におけるRAKE (レイク) 受信装置に関するものであり、特に、パス選択装置に関するものである。

## 【0002】

【従来の技術】 近時電話システムとしてCDMA方式が注目されている。このCDMA方式は、疑似ランダム符号を拡散符号として用い、送信信号の搬送波をスペクトラム拡散して送信し、拡散符号の符号系列のパターンや位相を異ならせることにより多次元接続を可能としたものである。

【0003】 このCDMA方式においては、マルチパスによるフェージングの影響を軽減するために、ダイバシティRAKE合成方式を採用している。このダイバシティRAKE合成方式とは、受信信号に基づき得られた遅延プロファイルから各空間パスのタイミング (遅延時間) を検出して、該タイミングに基づいて受信信号の復調 (逆拡散) 処理を行い、こうして得たデータに従い各空間パスの位相回転量を検出し、その量により受信信号から各空間パスを経由してきた信号成分を取り出して同相合成を行うものである。

【0004】 従来におけるRAKE合成回路は、マッチドフィルタを用いて構成する場合と、コリレータ (相関器) を用いて構成する場合とが一般的であるが、コリレータを用いた例を示すと、図13に示すようになる。つ

まり、デジタルマッチドフィルタ110で得られたインパルスレスポンスから遅延プロファイル生成回路112により遅延プロファイルが生成され、メモリ114に格納される。有効パス検出回路116は、メモリ114に格納された遅延プロファイルに基づき有効パスを検出する。そして、コリレータ120-1～120-nは、有効パス検出回路116で検出された有効パスのタイミング情報に基づき復調（逆拡散）の計算処理を行う。そして、復調信号は一旦メモリ122に格納され、位相補償回路124は、各有効パスについての位相回転量を補償して各パスの信号を同相化し、同相合成回路126は、同相に補正された各パスの信号を合成する。

【0005】ここで、上記有効パス検出回路116においては、有効パスの検出が行われるが、その際、遅延プロファイルにおいて、予め定められたしきい値を越える電力値の中から所定数のピーク値における遅延時間を伝播に寄与している有効なパスの遅延時間として検出する。そして、検出された遅延時間の情報、すなわち、タイミング情報が所定のコリレータに送られ、該コリレータは所定のタイミング情報に応じたパスについて復調処理を行う。例えば、第1コリレータ、第2コリレータ、第3コリレータの3つのコリレータが設けられ、かつ、図14に示す遅延プロファイルの場合を例に取ると、図14における「前回」の遅延プロファイルにおいて3つのタイミング（遅延時間）を検出するとすると、タイミングT0、T1、T2が検出される。そして、例えば、タイミングT0のパスについては第1コリレータが処理を行い、タイミングT1のパスについては第2コリレータが処理を行い、タイミングT2のパスについては第3コリレータが処理を行う。

【0006】ここで、遅延プロファイルを更新していくに従い、そのタイミング情報も変化するが、タイミング情報を切り替える場合に、そのタイミング情報の値が前回の値よりも小さくなった場合には、同一のコリレータでは計算時間が重なり合うため別のコリレータを使って新たなタイミング情報で処理を行うことが必要となる。

#### 【0007】

【発明が解決しようとする課題】しかし、上記のようにタイミング情報を切り替えると、処理を行うことができないパスが発生し、頻繁に切り替えを行う程、処理不能となるパスが増加し、コリレータが未使用となる時間が増加し、コリレータが行う計算処理を有効に行うことができない。特に、回路規模を小さくするためにコリレータの数を少なくした場合には、その問題がさらに大きくなる。

【0008】すなわち、図14の場合を例に取って説明すると、「前回」に示す遅延プロファイルが「今回」に示す遅延プロファイルに変化した場合に、「今回」においては3つの有効パスを検出するものとすると、タイミングT0、T1、T2の各パスについて各コリレータが

処理を行うことになる。つまり、タイミングT2のパスからタイミングT3のパスに切り替えられる。

【0009】すると、コリレータの数が3つであるとすると、「前回」においては、第1コリレータから第3コリレータが計算処理を行っており、上記タイミングT3のパスについては、タイミングT2のパスよりも遅延時間が前にずれているため、図15に示すように、計算処理を行うことができない。つまり、図15の点線に示すように、仮にタイミングT3のパスを計算しようとするとき、「前回」のタイミングT2の計算時間と重なってしまう。

【0010】また、図15に示す場合では、第3コリレータは、有効パスの検出周期分の時間未使用状態となり、タイミングT3を処理するまでに掛かる時間が長くなってしまう。例えば、有効パス検出周期を100msとした場合には、第3コリレータは前回の計算処理が終わってから、タイミングT3の処理を開始するまでに該100msの時間を待たなければならない。

【0011】そこで、本発明は、拡散符号によりスペクトラム拡散された信号を受信する受信装置や受信方法であって、パスの切替え回数を低減して、切替え時に発生する計算ロスを減少することができ、また、コリレータが未使用状態となる時間をできるだけ短くすることができ、結果として良好なRAKE受信を行うことができる受信装置や受信方法を提供することを目的とするものである。

#### 【0012】

【課題を解決するための手段】本発明は上記問題点を解決するために創作されたものであって、第1には、拡散符号によりスペクトラム拡散された信号を受信する受信装置であって、受信信号に基づき生成された遅延プロファイルに対して、前回の有効パス検出で得られたデータに基づき所定の重み付け処理を行って有効パスを検出することを特徴とする。

【0013】この第1の構成の受信装置においては、前回の有効パス検出で得られたデータに基づき所定の重み付けを行って有効パスの検出を行うので、今回の有効パスの検出に前回のデータが反映され、よって、計算対象のパスが切り替わる頻度が少くなり、該計算処理を行うコリレータが未使用状態となる時間を短くすることができる。これによりコリレータの計算ロスの時間を短くすることができる。

【0014】また、第2には、拡散符号によりスペクトラム拡散された信号を受信する受信装置であって、受信信号に基づき遅延プロファイルを生成する遅延プロファイル生成部と、前回の有効パスの検出に際して検出されたパスのタイミング情報と該タイミング情報における相関電力値情報を記憶する記憶部と、該遅延プロファイル生成部で生成された遅延プロファイルに対して、上記記憶部に記憶されたタイミング情報と相関電力値情報をと

に基づき、重み付け処理を行った上で有効パスの検出を行うとともに、検出された有効パスについて上記遅延プロファイルにおけるタイミング情報と相関電力値情報を上記記憶部に記憶する有効パス検出部と、を有することを特徴とする。

【0015】この第2の構成の受信装置においては、まず、上記遅延プロファイル生成部が、受信信号に基づき遅延プロファイルを生成する。そして、上記記憶部には、前回の有効パスの検出に際して検出されたパスのタイミング情報と該タイミング情報における相関電力値情報を記憶しているので、上記有効パス検出部は、該遅延プロファイル生成部で生成された遅延プロファイルに対して、上記記憶部に記憶されたタイミング情報と相関電力値情報をに基づき、重み付け処理を行った上で有効パスの検出を行う。また、該有効パス検出部は、検出された有効パスについて上記遅延プロファイルにおけるタイミング情報と相関電力値情報を上記記憶部に記憶して、次回の有効パス検出における重み付け処理に利用できるようにする。この第2の構成の受信装置によれば、前回の有効パス検出で得られたタイミング情報や相関電力値情報に基づき所定の重み付けを行って有効パスの検出を行うので、今回の有効パスの検出に前回の相関電力値が反映され、よって、計算対象のパスが切り替わる頻度が少なくなり、該計算処理を行うコリレータが未使用状態となる時間を短くすることができる。これによりコリレータの計算ロスの時間を短くすることができる。

【0016】また、第3には、上記第1又は第2の構成において、上記重み付け処理に際して、上記前回において有効パスとして検出されたパスについての相関電力値に所定の重み付け係数を乗算した値を、今回生成された遅延プロファイルにおける該パスのタイミングの相関電力値に加算することにより、該タイミングについて重み付け後の相関電力値を算出することを特徴とする。以上のようにして重み付け処理を行うことができる。

【0017】また、第4には、上記第1から第3までのいずれかの構成において、上記受信装置には複数のコリレータが設けられているとともに、遅延プロファイルに基づき所定周期で有効パスの検出が行われて、検出された有効パスの各コリレータへの割当処理が行われ、該割当処理に際して、少なくともいずれかの有効パスをいずれのコリレータにも割当できなかった場合に、次回の有効パス検出までの時間を上記所定周期よりも短くすることを特徴とする。よって、有効パスとして検出されたにも拘わらずいずれのコリレータにも割当できなかった場合には、次回の有効パス検出までの時間を上記所定周期よりも短くするので、コリレータの未使用時間を短くすることができる。

【0018】また、第5には、拡散符号によりスペクトラム拡散された信号を受信する受信装置で、複数のコリ

レータを有する受信装置であって、受信信号に基づき遅延プロファイルを生成する遅延プロファイル生成部と、該遅延プロファイルに基づき所定周期で有効パスの検出を行い、検出された有効パスについて各コリレータへの割当処理を行う有効パス検出部であって、該割当処理に際して、少なくともいずれかの有効パスをいずれのコリレータにも割当できなかった場合に、次回の有効パス検出までの時間を上記所定周期よりも短くする有効パス検出部と、を有することを特徴とする。

10 【0019】よって、有効パスとして検出されたにも拘わらずいずれのコリレータにも割当できなかった場合には、次回の有効パス検出までの時間を上記所定周期よりも短くするので、コリレータの未使用時間を短くすることができる。

【0020】また、第6には、拡散符号によりスペクトラム拡散された信号を受信する受信方法であって、前回の有効パスの検出に際して検出されたパスのタイミング情報と該タイミング情報における相関電力値情報を一旦記憶する記憶工程と、受信信号に基づき生成された遅延プロファイルに対して、上記記憶部に記憶されたタイミング情報と相関電力値情報をに基づき、重み付け処理を行う重み付け工程と、該重み付け工程により得られたデータに従い、有効パスの検出を行う有効パス検出工程と、を有することを特徴とする。よって、この第6の構成の受信方法によれば、前回の有効パス検出で得られたタイミング情報や相関電力値情報に基づき所定の重み付けを行って有効パスの検出を行うので、今回の有効パスの検出に前回の相関電力値が反映され、よって、計算対象のパスが切り替わる頻度が少なくなり、該計算処理を行うコリレータが未使用状態となる時間を短くすることができる。

20 20 【0021】また、第7には、拡散符号によりスペクトラム拡散された信号を受信する受信方法であって、受信信号に基づき生成された遅延プロファイルに基づき、所定周期で有効パスの検出を行う有効パス検出工程と、検出された有効パスについて、いずれかのコリレータに割当処理を行う割当工程と、該割当工程において、少なくともいずれかの有効パスがいずれのコリレータにも割当できなかった場合には、次回の有効パス検出までの時間を上記所定周期よりも短くする検出タイミングスライド工程と、を有することを特徴とする。よって、有効パスとして検出されたにも拘わらずいずれのコリレータにも割当できなかった場合には、次回の有効パス検出までの時間を上記所定周期よりも短くするので、コリレータの未使用時間を短くすることができる。

40 【0022】  
【発明の実施の形態】本発明の実施の形態としての実施例を図面を利用して説明する。本発明に基づく受信装置としてのRAKE受信機Aは、図1に示されるように、

デジタルマッチドフィルタ10と、遅延プロファイル生成回路12と、メモリ14と、有効パス検出回路16と、メモリ18と、第1コリレータ20-1と、第2コリレータ20-2と、第3コリレータ20-3と、メモリ22と、位相補償回路24と、同相合成回路26と、判定回路28とを有している。

【0023】ここで、上記デジタルマッチドフィルタ10は、受信信号と逆拡散符号との相関により受信信号のインパルスレスポンスを生成する。また、上記遅延プロファイル生成部としての上記遅延プロファイル生成回路12は、該デジタルマッチドフィルタ10で生成されたインパルスレスポンスを電力化することにより遅延プロファイルを生成する。遅延プロファイルは例えば、図4、図5等に示すように構成され、縦軸は電力、横軸は遅延時間を示している。図4(a)に示す遅延プロファイルにおいては、遅延時間T0、T1に大きなピークが表れており、2つのパスを介して到達した信号をそれぞれ表している。また、上記メモリ14は遅延プロファイル生成回路12により生成された遅延プロファイルを一旦格納するためのものである。

【0024】また、上記有効パス検出部としての上記有効パス検出回路16は、メモリ14から読み出した遅延プロファイルにおいて、有効パスの検出を行う。つまり、所定のしきい値を越えているピーク値を検出するとともに、該ピーク値の遅延時間を有効パスのタイミング情報として検出する。その際、後述するように、既存の遅延時間のパスについては所定の重み付けを行って有効パスの検出を行う。すなわち、図2、図3に示すような処理を行う。簡単に説明すると、前回の有効パスの検出において採用されたパスの相関電力値が、タイミングT0でm0、タイミングT1でm1であり、今回の遅延プロファイルにおいては、タイミングT0でn0、タイミングT1でn1、タイミングT2でn2とした場合に、 $m1 \times \alpha + n1 > n2$ の場合には、タイミングT1のパスを優先するというものである。詳しくは後述する。また、該有効パス検出回路16は、該タイミングについてのタイミング情報と、電力値の情報をメモリ18に書き込むとともに、該タイミング情報を所定のコリレータに出力する。また、上記記憶部としての上記メモリ18は、上記有効パス検出回路16により検出されたタイミングについてのタイミング情報と、そのタイミング情報に対応する相関電力値の情報を格納するものである。

【0025】また、第1コリレータ20-1～第3コリレータ20-3は、該有効パス検出回路16からタイミング情報が送られると、そのタイミング情報に応じたタイミングで受信信号に対して逆拡散処理を行ってそのパス対応の復調信号を出力する。

【0026】また、メモリ22は、第1コリレータ20-1～第3コリレータ20-3が输出する復調信号を格納する。また、位相補償回路24は、各有効パスについ

ての位相回転量を補償して各パスの信号を同相化する。また、同相合成回路26は、同相に補正された各パスの信号を合成する。

【0027】上記構成のRAKE受信機Aの動作、特に、本発明の受信方法について、図2～図12を使用して説明する。まず、受信信号がデジタルマッチドフィルタ10に入力されると、該デジタルマッチドフィルタ10は、受信信号と逆拡散符号との相関により受信信号のインパルスレスポンスを生成する。すると、遅延プロファイル生成回路12は、該デジタルマッチドフィルタ10で生成されたインパルスレスポンスを電力化することにより遅延プロファイルを生成し、メモリ14に格納する。この遅延プロファイル生成回路12は、所定の周期、例えば、100msごとに遅延プロファイルを生成する。

【0028】有効パス検出回路16は、メモリ14に格納された遅延プロファイルに基づき、所定のしきい値以上の相関電力を有するピークを検出し、そのタイミング情報（すなわち、遅延時間の情報）と相関電力値の情報をメモリ18に書き込む。さらに、有効パス検出回路16は、次に遅延プロファイル生成回路12で生成された遅延プロファイルをメモリ14から読み出し、この遅延プロファイルについても同様に所定のしきい値以上の相関電力を有するピークを検出して有効パスを検出するが、その際、遅延プロファイルに対して以下に説明する重み付け処理を行う（図2、S10）。つまり、今回求まつた遅延プロファイルに前回採用したタイミング、すなわち遅延時間における相関電力を重み付け加算する。このステップS10が上記重み付け工程に相当する。

【0029】この重み付け加算の方法についてさらに詳しく説明すると、前回採用したタイミングにおける相関電力に所定の重み付け係数を乗算したものを、今回求まつた遅延プロファイルの結果に加算する。つまり、前回の有効パス検出に際して、割当て候補とされたタイミングにおける当該前回の相関電力値に所定の重み付け係数を乗算して得た値を今回の遅延プロファイルの当該タイミングの相関電力値に加算して、重み付け後の遅延プロファイルを生成する。

【0030】そして、該重み付け後の遅延プロファイルにおいて、所定のしきい値以上の大きさの相関電力を持つピークを有効パス候補として検出する（S11）。

【0031】例えば、ここまで動作を具体的に説明すると、いわゆる「前回」の遅延プロファイルが図4の(a)に示すように得られたとする。すると、所定のしきい値以上の相関電力を有するピークXを検出し、そのタイミング情報、すなわち、タイミングT0の情報とタイミングT1の情報と、各タイミング情報に応じた相関電力値の情報、すなわち、相関電力値P0、P1の情報をメモリ18に書き込む。

【0032】そして、該有効パス検出回路16は、前回

の遅延プロファイルにおけるタイミング情報と相関電力値の情報をメモリ18から読み出し、同じタイミング情報の相関電力について、前回の相関電力値に所定の重み付け係数を乗算したものは加算する(S10)。例えば、図4に示すT0のタイミングについては、 $P0 \times \alpha + Q0 = R0$  ( $\alpha$ が重み付け係数)を重み付け後の相関電力値とする。同じように、T1のタイミングについても $P1 \times \alpha + Q1 = R1$ を重み付け後の相関電力値とする。なお、タイミングT2については、前回における相関電力値の情報は存在しないので、重み付け処理は行われない。以上のようにして、重み付け処理を行った後の遅延プロファイルは図4の(c)に示すようになる。このR0、R1、R2が重み付け相関電力値となる。なお、図4において、R2 = Q2となる。

【0033】そして、この重み付け後の遅延プロファイルにおいて、所定のしきい値以上の大きさの重み付け相関電力値を持つピークを有効パス候補として検出する(S11)。つまり、図4の(c)において重み付け相関電力値R0、R1、R2が上記しきい値以上であるならば、これらのタイミングが有効パス候補となる。

【0034】なお、この「今回」においても、次回の重み付け処理のために、タイミング情報と相関電力値の情報をメモリ18に書き込むが、例えば、有効パスとして割り当てる数が2の場合には、タイミングT0とT1とが採用されるので、このタイミングT0とT1の相関電力値の情報が書き込まれる。この書き込まれる相関電力値の情報は、重み付けをしていない値である。このメモリ18に書き込む工程が上記記憶工程に相当する。

【0035】また、図5に示す例では、「前回」においては、図5(a)に示す遅延プロファイルが得られ、タイミングT0とT1にピークが存在し、また、「今回」においては、図5(b)に示す遅延プロファイルが得られ、タイミングT0とT2にピークが存在したとする。そして、重み付け処理を行うと、図5(c)に示す重み付け後の遅延プロファイルが得られる。つまり、図5(b)に示す「今回」の遅延プロファイルにはタイミングT1のピークは存在しなかったが、重み付け後の遅延プロファイルでは、タイミングT1においてピークが得られる。

【0036】次に、有効パス候補のうち、重み付け相関電力が最大のものを割当て候補とする(S12)。つまり、コリレータへの割当て候補となるパスとする。この割当て候補となるパスが有効パスとなる。例えば、図4や図5の例では、タイミングT0の有効パス候補が割当て候補とされる。

【0037】次に、該割当て候補のタイミングが、前回の処理においていずれかのコリレータが処理したタイミングか否かが判定される(S13)。この判定において、該割当て候補のタイミングが、前回の処理において

いずれかのコリレータが処理したタイミングである場合には、ステップS16に移行し、そうでない場合には、ステップS14に移行する。なお、ステップS13の具体的な判定の仕方については後述する。

【0038】また、ステップS14においては、該割当て候補のタイミングを即時設定可能なコリレータのうち今回の候補に含まれなかったコリレータが存在するか否かが判定される(S14)。つまり、当該「今回」に対する「前回」において計算処理を行ったコリレータであるが、すぐに設定可能なコリレータがあるか否かが判定される。そして、そのようなコリレータが存在する場合には、ステップS16に移行し、存在しない場合には、ステップS15に移行する。このステップS14の具体的な判定の仕方については後述する。

【0039】また、ステップS15においては、未使用状態のコリレータが存在するか否かが判定される(S15)。つまり、当該「今回」に対する「前回」において、計算処理を行わなかったコリレータが存在するか否かが判定される。そして、未使用状態のコリレータが存在する場合には、ステップS16に移行し、存在しない場合には、ステップS18に移行する。このステップS15の具体的な判定の仕方については後述する。

【0040】なお、上記ステップS13、S14、S15においては、ステップS13、ステップS14、ステップS15の優先順位で、有効パス候補を割り当てることができるコリレータが存在するか否かを判定することになる。

【0041】そして、ステップS16においては、そのコリレータに対して当該有効パス候補を割り当てるとともに、当該パス候補を割当て候補から除去する(S16)。そして、割当て候補の残数が1以上の場合には、ステップS12に戻り、割当て候補の残数が0の場合にはステップS19に移行する。このステップS11、S12の工程が上記有効パス検出工程として機能する。また、上記ステップS11、S12は上記パス検出工程として機能し、また、上記ステップS13～S16までの工程が上記割当て工程として機能する。

【0042】また、ステップS18においては、今回割当て候補に上がらなかったタイミングが設定されているコリレータを未使用状態とする処理を行う。また、ステップS19においては、今回候補に選ばれた割当て候補があるにも拘わらず、コリレータにセットされなかった割当て候補が存在するか否かが判定され、存在する場合には、ステップS20に移行して、次回の遅延プロファイルの検索までのインターバルを短くして、割当て候補のタイミングについて計算処理されない時間を短くするようしている。詳細は後述する。このステップS20が上記タイミングスライド工程として機能する。なお、ステップS19においてコリレータにセットされなかつた割当て候補が存在しない場合には、次回の遅延プロ

アイルの検索までの時間は標準の時間とする (S 2 1)。

【0043】ステップS 20、S 21の処理が終了したら、次の有効パス検出のタイミングで再びステップS 1 0の処理から始める。つまり、ステップS 2 1から移行する場合には、標準時間経過後に処理を開始し、一方、ステップS 2 0から移行する場合には、該標準時間よりも短い時間の経過後に処理を開始する。詳しくは後述する。

【0044】上記の図2に示すフローチャートの具体的な適用例について説明する。まず、図6、図7の場合を例に取って説明する。所定周期ごとに生成される遅延プロファイルが図6に示すように、「前回」(図6 (a))、「今回」(図6 (b))、「次回」(図6 (c))というように変化したものとする。そして、上記のような重み付け処理を行った後の遅延プロファイルは右側に示すようになったものとする。なお、上記「前回」の遅延プロファイルは最初の遅延プロファイルであり、重み付け処理はされていない。

【0045】ここで、割当候補の数を3とすると、上記「前回」においては、遅延プロファイルのピークにおいて所定のしきい値を越えているものを検出し、これを順に割当候補とする。つまり、タイミングT 0、T 1、T 2の順で割当候補になるので、これらのタイミングを各コリレータに割り当てる。ここでは、タイミングT 0については第1コリレータ20-1が、タイミングT 1については第2コリレータ20-2が、タイミングT 2については第3コリレータ20-3が割当されたものとする。

【0046】次に、「今回」においては、ステップS 1 0において重み付け加算の計算を行い、図6の「右側」に示す重み付け後の遅延プロファイルが得られ、タイミングT 0、T 1、T 2、T 3が有効パス候補として検出されたものとする (S 1 1)。すると、まず、タイミングT 0が割当候補となる (S 1 2)。そして、このタイミングT 0については同じタイミングを計算処理したコリレータとして第1コリレータ20-1が存在するので、ステップS 1 3からステップS 1 6へ移行して、同様に該第1コリレータ20-1にこのタイミングT 0が割り当たる。そして、割当候補の残数は2となる (S 1 7)。次に、ステップS 1 2に戻り、タイミングT 1が割当候補となるので、同様に第2コリレータ20-2にこのタイミングT 1のパスが割り当たる (S 1 4、S 1 6)。そして、割当候補の残数は1となる。次に、ステップS 1 2に戻り、タイミングT 2が割当候補となり、同様に第3コリレータ20-3にはこのタイミングT 2のパスが割り当たる。そして、割当候補の残数が0になるので、ステップS 1 9に移行する。この場合には、割当候補に選ばれたにもかかわらずコリレータにセットされなかったパスは存在しな

いので、ステップS 2 1に移行することになる。なお、この「今回」において生成された遅延プロファイルにおいて、コリレータに割り当たられたパスについてのタイミング情報と相関電力値の情報とがメモリ18に書き込まれる。つまり、「今回」の遅延プロファイルにおいて、タイミングT 0、T 1、T 2についてのタイミング情報と相関電力値の情報とが書き込まれる。

【0047】また、「次回」においても、同様に重み付け処理が行われて、パスの割当が行われる。この「次回」においては、前回(つまり、図6に示す「今回」)採用されたタイミングT 0、T 1、T 2についての相関電力値が重み付け加算されて重み付け後の遅延プロファイルが生成され、上記「今回」と同様に、タイミングT 0、T 1、T 2が各コリレータに割り当たる。

【0048】なお、この図6、図7の例では、「今回」の遅延プロファイルでは、タイミングT 2の相関電力値よりもタイミングT 3の相関電力値の方が相関電力が高いので、重み付け処理をしないとすれば、タイミングT 3のパスが割当候補とされ、結局、図14、図15の場合と同様に、コリレータにはセットされないことになるが、本実施例では、重み付け処理を行うため、コリレータが未使用状態となるのを防止することができる。

【0049】次に、図8、図9の場合を例に取って説明する。この場合も「前回」においては、タイミングT 0、T 1、T 2のパスが有効パスとして各コリレータに割り当たられ、次に、「今回」においては、1番目の割当候補と2番目の割当候補は、上記図6、図7の場合と同様に、タイミングT 0、T 1となり、それぞれ第1コリレータ20-1と第2コリレータ20-2に割り当たられるが、3番目の割当候補としては、タイミングT 3となる。しかし、このタイミングT 3について、ステップS 1 3、S 1 4、S 1 5のいずれにおいても割当可能なコリレータが存在しないため、ステップS 1 8に移行して、第3コリレータが未使用状態とされる。そして、このタイミングT 3が、ステップS 1 9にいう「今回候補に選ばれたにも拘わらずコリレータにセットされなかったパス」に当たるので、ステップS 2 0に移行して、次回の検索までのインターバルを短くする。

【0050】つまり、通常は例えば100msごとに遅延プロファイルを生成し、例えば、図8において「前回」の遅延プロファイルの生成と「今回」の遅延プロファイルの生成を100ms間隔で行っていたものを、この図8に示す「次回」に生成される遅延プロファイルの生成を「今回」の遅延プロファイルの生成から短い時間、例えば、10msで行う。

【0051】すなわち、図9に示すように、今までのパスの更新周期を無視して、「次回」におけるパスの更新周期を短くする。つまり、有効パス検出回路16が行うパス検出の周期を一時的に短くする。ただし、新たに

パス情報をセットできる最低時間が経過後に行うことになる。その後は、通常通り100msごとにパスを更新していく(図2、S21)。このようにすることにより、第3コリレータ20-3の未使用状態を短くすることができる。つまり、このようなインターバルを短くする処理を行わないとすると、図10に示すように、第3コリレータ20-3の未使用時間が通常のパスの更新周期(上記の例では100ms)となるが、上記のようすれば、第3コリレータ20-3の未使用時間を短くすることができる。

【0052】なお、図8、図9の例における「次回」では、タイミングT0、T1については、同一のタイミングのコリレータが「今回」に存在するので、そのまま第1コリレータ20-1、20-2が割り当てられるが、タイミングT3については、ステップS15において、未使用状態のコリレータが存在するとして、第3コリレータ20-3が割り当てられている。

【0053】次に、図11、図12の場合を例に取って説明する。この場合では、「今回」において、1番目の割当候補となるタイミングT0については、上記と同様にして第1コリレータ20-1が割り当てられるが、2番目の割当候補となるタイミングT3については、第2コリレータ20-2が、ステップS14に示すコリレータに相当するので、この第2コリレータ20-2が割り当てられる。なお、3番目の割当候補となるタイミングT2については、「前回」において同じくタイミングT2を担当した第3コリレータ20-3が存在するので、ステップS13からステップS16に移行して、同じく第3コリレータ20-3が担当する。

【0054】なお、有効パス検出回路16において各タイミングが各コリレータに割り当てられると、有効パス検出回路16は、各コリレータにタイミング情報を送信する。タイミング情報が送られたコリレータはそのタイミング情報に従い計算処理を行うことになる。

【0055】例えば、図6、図7に示す例では、前回、今回、次回ともタイミングT0は第1コリレータ20-1に、タイミングT1は第2コリレータ20-2に、タイミングT2は第3コリレータ20-3に割り当てられるので、有効パス検出回路16は、全ての割当候補の割当が完了すると、第1コリレータ20-1には、タイミングT0のタイミング情報を送信し、第2コリレータ20-2には、タイミングT1のタイミング情報を送信し、第3コリレータ20-3には、タイミングT2のタイミング情報を送信する。すると、第1コリレータ20-1は、タイミングT0のタイミングで計算処理を行い、第2コリレータ20-2は、タイミングT1のタイミングで計算処理を行い、第3コリレータ20-3は、タイミングT2のタイミングで計算処理を行う。

【0056】なお、実際には、有効パス検出回路16から各コリレータに対しては、上記タイミング情報以外に

アンテナ情報が送信されるので、各コリレータはこのアンテナ情報をも考慮して計算処理を行う。

【0057】なお、上記第1コリレータ20-1～第3コリレータ20-3以降の処理は従来の場合と同様である。すなわち、各コリレータから出力される復調信号は一旦メモリ22に格納され、位相補償回路24は、各有效パスについての位相回転量を補償して各パスの信号を同相化し、同相合成回路26は、同相に補正された各パスの信号を合成する。また、判定回路28は、同相合成回路26で合成された信号に対して所定の判定を行う。

【0058】以上のように、本実施例のRAKE受信機Aによれば、有効パスの検出に際して、重み付け加算処理を行うので、あるコリレータに割り当てられるタイミングが切り替わる頻度が少なくなり、コリレータが未使用状態となる時間を短くすることができる。これによりコリレータの計算ロスの時間を短くすることができる。なお、重み付けをすることによって採用されなくなるパスは、通常、ダイレクトパス(通常最も受信レベルが高く、重要なパス)ではなく、また、遅延プロファイルにおける相関電力のピークの形状はそれほど急峻ではないので、上記のように重み付けを行っても、合成後の結果にそれほど影響はない。また、パスタイミングの値が安定していない場合には、より影響が少なくなる。

【0059】また、本実施例のRAKE受信機Aによれば、割当候補となったパスがいずれのコリレータにもセットされずに無効パスとされた場合には、有効パスを検出する周期を短くするので、コリレータが未使用状態となる時間を短くすることができる。

【0060】なお、上記の説明においては、有効パスとして検出されるタイミングの数、すなわち、割当候補の数は、コリレータの数と同じものとして説明したが、これには限られず、コリレータの数以下の数であればよい。よって、例えば、割当候補の数が3で、コリレータの数が4であってもよい。また、上記の説明では、割当候補の数は3であるとして説明したが、これには限られない。

【0061】また、上記の図2に示すフローチャートにおいては、ステップS19の判定が設けられているが、ステップS17においてNoとなる場合には、ステップS19での判定がYesになることがなく、また、ステップS18からステップS19に移行した場合には、ステップS19での判定がNoになることがないので、ステップS17での判定がNoの場合には、直接ステップS21に移行し、また、ステップS18から移行した場合には、直接ステップS20に移行するようにしてもよい。

【0062】また、上記の説明では、ステップS11において所定のしきい値以上の重み付け相関電力値を持つピークを有効パス候補とし、ステップS12で最大の重み付け相関電力値のパスを割当候補とするものとして

説明したが、ステップS11において、所定のしきい値以上の重み付け相関電力値を持つピークを割当て候補の数だけ抽出し、これらを割当て候補とし、重み付け相関電力値が最大のものからステップS13以下を適用していくようにしてもよい。

【0063】また、上記の説明では、デジタル信号を処理することが可能なデジタルマッチドフィルタ10を用いるものとして説明したが、これには限られず、アナログ信号を処理するマッチドフィルタを本発明に適用することが可能である。

#### 【0064】

【発明の効果】本発明に基づく受信装置や受信方法によれば、前回の有効パス検出で得られた相関電力値に基づき所定の重み付けを行って有効パスの検出を行うので、今回の有効パスの検出に前回の値が反映され、よって、計算対象のパスが切り替わる頻度が少なくなり、該計算処理を行うコリレータが未使用状態となる時間を短くすることができる。これによりコリレータの計算ロスの時間を短くすることができる。

【0065】また、有効パスとして検出されたにも拘わらずいざれのコリレータにも割当てできなかつた場合に、次回の有効パス検出までの時間を上記所定期間よりも短くする場合には、コリレータの未使用時間を短くすることができる。

#### 【図面の簡単な説明】

【図1】本実施例に基づくRAKE受信機の構成を示すブロック図である。

【図2】本実施例に基づくRAKE受信機の動作を示すフローチャートである。

【図3】有効パス検出回路が行う重み付け処理を説明する説明図である。

【図4】有効パス検出回路が行う重み付け処理を説明する説明図である。

【図5】有効パス検出回路が行う重み付け処理を説明する説明図である。

【図6】本実施例に基づくRAKE受信機の動作を説明するための説明図である。

【図7】本実施例に基づくRAKE受信機の動作を説明するための説明図である。

【図8】本実施例に基づくRAKE受信機の動作を説明するための説明図である。

【図9】本実施例に基づくRAKE受信機の動作で、特に、有効パス検出のインターバルを短くする場合の動作を説明するための説明図である。

【図10】図9との比較で、インターバルを短くしない場合の動作を示す説明図である。

【図11】本実施例に基づくRAKE受信機の動作を説明するための説明図である。

【図12】本実施例に基づくRAKE受信機の動作を説明するための説明図である。

【図13】従来におけるRAKE受信機の構成を示すブロック図である。

【図14】従来におけるRAKE受信機の動作を説明するための説明図である。

【図15】従来におけるRAKE受信機の動作を説明するための説明図である。

#### 【符号の説明】

A RAKE受信機

10 デジタルマッチドフィルタ

12 遅延プロファイル生成回路

14、18、22 メモリ

16 有効パス検出回路

20-1 第1コリレータ

20-2 第2コリレータ

20-3 第3コリレータ

30 20-1 第1コリレータ

20-2 第2コリレータ

20-3 第3コリレータ

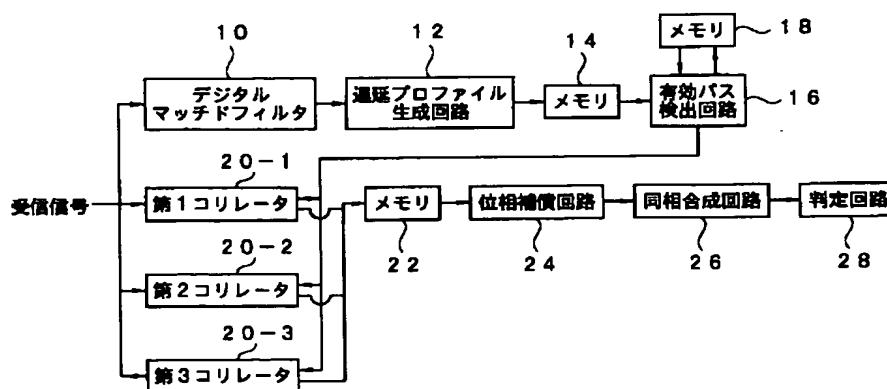
22 メモリ

24 位相補償回路

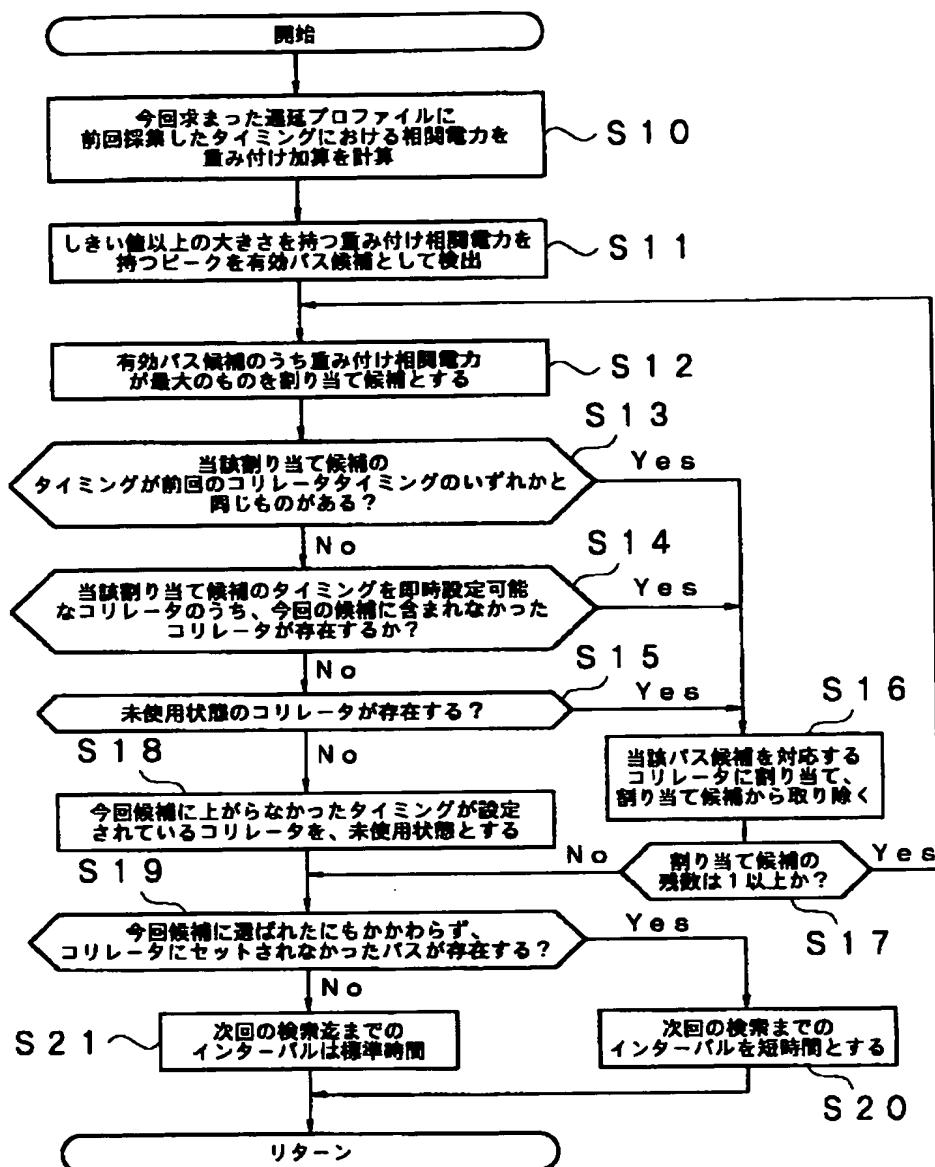
26 同相合成回路

28 判定回路

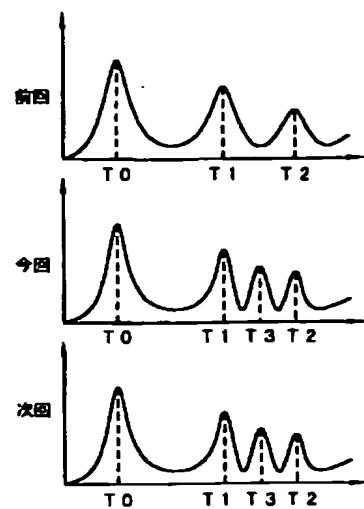
【図1】



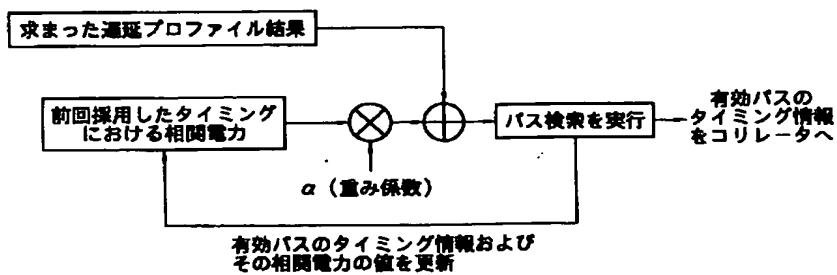
【図2】



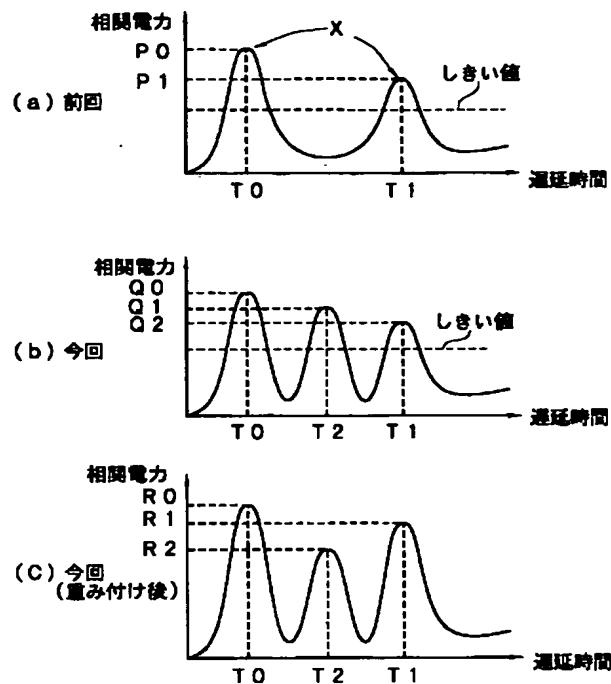
【図14】



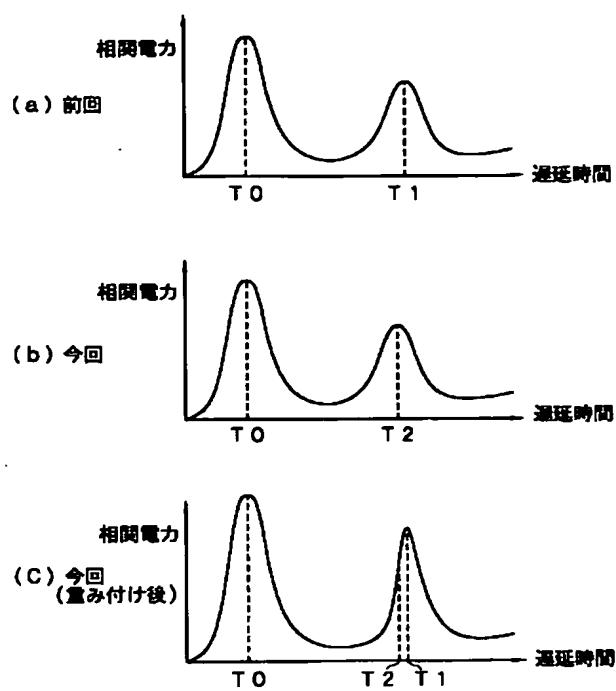
【図3】



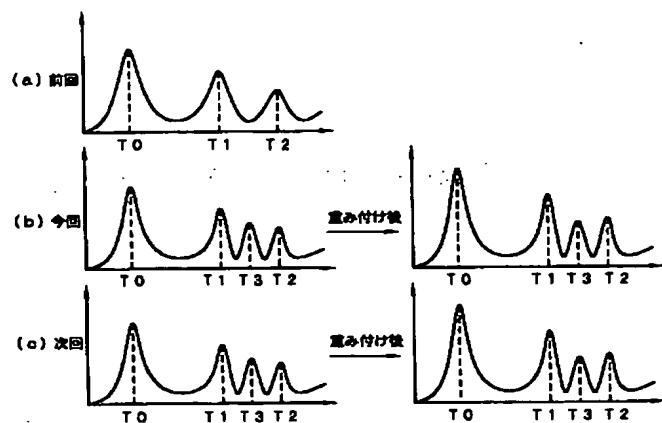
【図4】



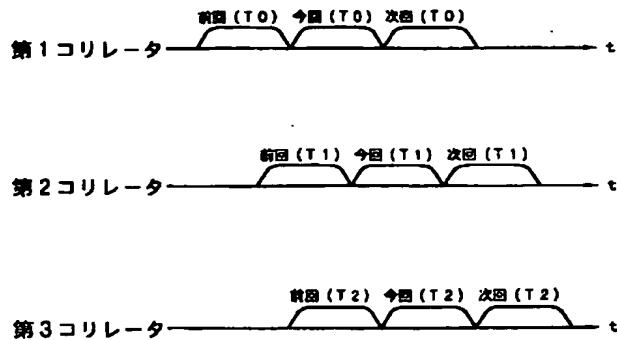
【図5】



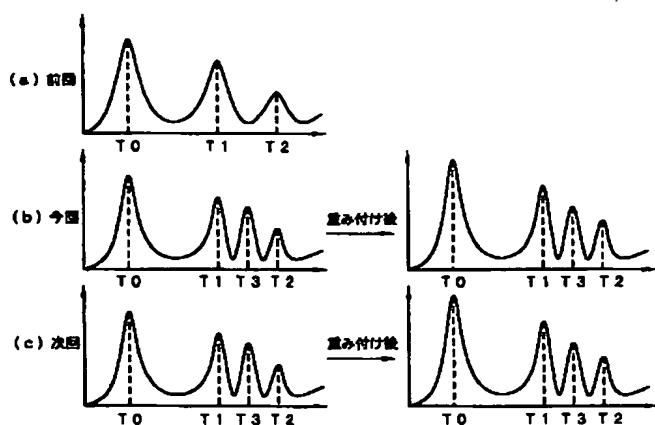
【図6】



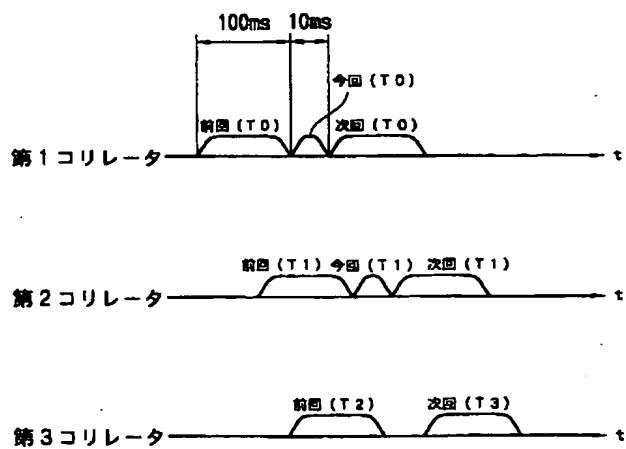
【図7】



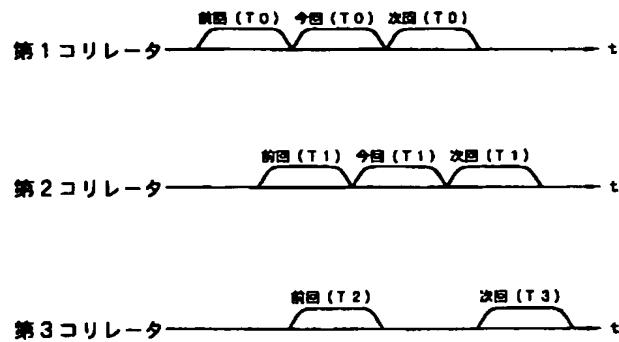
【図8】



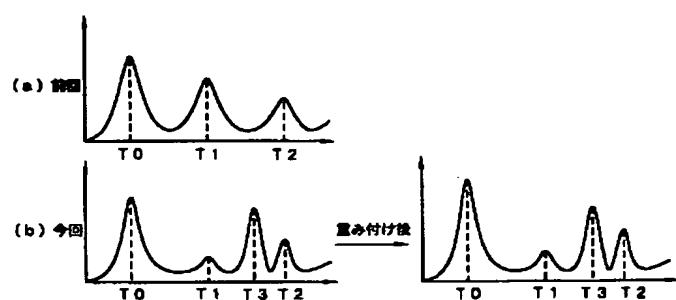
【図9】



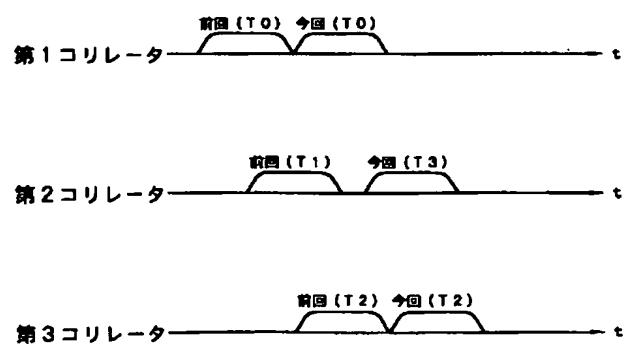
【図10】



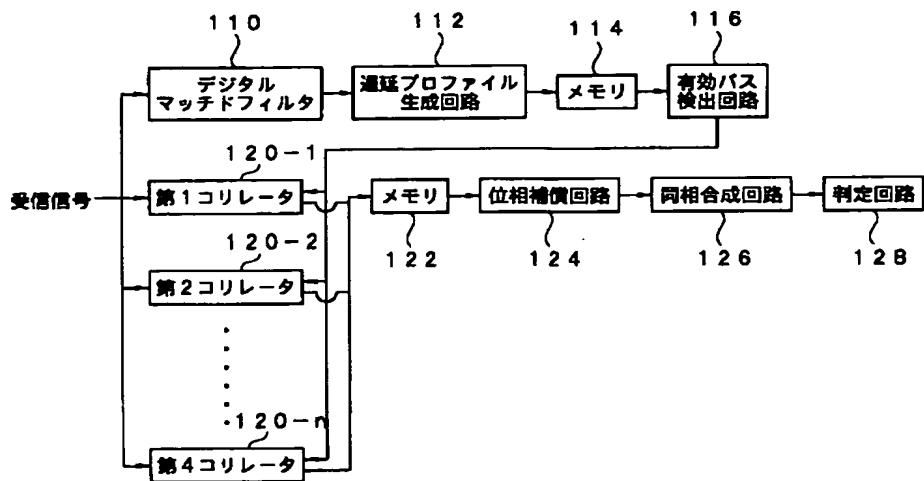
【図11】



【図12】



【図13】



【図15】

